

# Índice

<b>1. Introducción General</b>	<b>1</b>
1.1. Introducción . . . . .	1
1.2. Objetivo General . . . . .	2
1.3. Objetivos Específicos . . . . .	2
1.4. Alcances . . . . .	3
1.5. Resultados Esperados . . . . .	3
1.6. Metodología . . . . .	3
1.7. Revisión Bibliográfica . . . . .	5
<b>2. Rol de los convertidores de potencia en el manejo de la energía eléctrica</b>	<b>8</b>
2.1. Tipos de convertidores de potencia . . . . .	8
2.2. Aplicaciones . . . . .	9
2.2.1. Rectificadores AC-DC . . . . .	9
2.2.2. Convertidores DC-DC . . . . .	9
2.2.3. Convertidores AC-AC . . . . .	10
2.2.4. Inversores DC-AC . . . . .	10
2.3. Técnicas de modulación y control . . . . .	10
2.4. El convertidor matricial frente a los otros convertidores AC-AC . . . . .	11
<b>3. El convertidor matricial</b>	<b>12</b>
3.1. Fundamentos del convertidor matricial . . . . .	12
3.2. Características de convertidor matricial . . . . .	13
3.2.1. Circuito de potencia simple y compacto . . . . .	13
3.2.2. Generación de voltaje de salida con amplitud y frecuencia arbitraria . . . . .	14
3.2.3. No posee elementos almacenadores de energía . . . . .	14
3.2.4. El switch bidireccional . . . . .	16
3.2.5. Corrientes de entrada y salidas sinusoidales . . . . .	18
3.3. Diferentes topologías existentes . . . . .	19
3.3.1. Convertidor matricial directo monofásico . . . . .	19
3.3.2. Convertidor matricial directo trifásico . . . . .	19
3.3.3. Convertidor matricial indirecto . . . . .	20
3.3.4. Convertidor matricial Sparse . . . . .	21

<b>4. Implementación experimental</b>	<b>22</b>
4.1. Armado y montaje del convertidor . . . . .	22
4.2. Mediciones y acondicionamiento de señales . . . . .	23
4.2.1. Sensor de voltaje, DSP . . . . .	24
Etapa restador diferencial . . . . .	25
Etapa sumador inversor . . . . .	25
Etapa seguidor más offset . . . . .	26
Etapa transductor voltaje a corriente . . . . .	26
4.2.2. Sensor de corriente, DSP . . . . .	26
Etapa sensor de corriente lineal . . . . .	27
Etapa restador . . . . .	27
Etapa sumador inversor . . . . .	27
Etapa seguidor más offset . . . . .	28
Etapa transductor voltaje a corriente . . . . .	28
4.2.3. Acondicionador de señales, DSP . . . . .	28
Etapa transductor corriente voltaje . . . . .	29
Etapa restador inversor . . . . .	29
Etapa sumador inversor . . . . .	30
Etapa seguidor más offset . . . . .	30
Etapa protección y salida . . . . .	30
4.2.4. Sensor de voltaje, FPGA . . . . .	30
Etapa Transductor Voltaje Corriente . . . . .	30
Etapa Sensor lineal LEM . . . . .	31
4.2.5. Acondicionador de señales, FPGA . . . . .	32
Etapa transductor corriente a voltaje . . . . .	32
Etapa restador diferencial . . . . .	32
Etapa seguidor con offset . . . . .	34
Etapa protección y salida . . . . .	34
4.3. Switch y tarjeta de disparo . . . . .	34
4.3.1. Tarjeta de disparo . . . . .	35
Etapa conversor . . . . .	35
Etapa buffer TTL . . . . .	35
Transmisor óptico . . . . .	36
4.3.2. Switch de potencia . . . . .	36
Etapa receptor óptico . . . . .	37
Etapa circuito inversor . . . . .	37
Etapa driver optocoplador . . . . .	38

Etapa fuente aislada . . . . .	38
Etapa IGBT . . . . .	38
4.4. Programación y comunicación, DSP y FPGA . . . . .	38
4.4.1. Módulos FPGA . . . . .	38
Módulo <i>clock_divider.v</i> . . . . .	38
Módulo <i>clock_divider1.v</i> . . . . .	39
Módulo <i>interrupt.v</i> . . . . .	39
Módulo <i>ADC.vhd</i> . . . . .	39
Módulo <i>limit.v</i> . . . . .	40
Módulo <i>fase.v</i> . . . . .	41
Módulo <i>decoder.v</i> . . . . .	41
4.4.2. Módulos DSP . . . . .	41
Módulo <i>main()</i> . . . . .	41
Módulo <i>reference()</i> . . . . .	42
Módulo <i>start()</i> . . . . .	42
Módulo <i>state_applied()</i> . . . . .	42
4.5. Lectura de sensores . . . . .	42
Sensor de voltaje DSP . . . . .	43
Sensor de corriente DSP . . . . .	44
Sensor de voltaje FPGA . . . . .	44
Circuito CLAMP FPGA . . . . .	45
4.5.1. Protecciones por software . . . . .	46
Protección por estados válidos de convertidor . . . . .	46
Protección CLAMP FPGA . . . . .	47
4.6. Diseño, armado y montaje de protecciones por hardware . . . . .	48
Protección DSP y FPGA . . . . .	48
Protección switches mediante circuito CLAMP . . . . .	48
Voltaje de entrada . . . . .	49
Voltaje de salida . . . . .	49
Rectificador . . . . .	49
Filtro RC . . . . .	49
Transductor voltaje corriente . . . . .	50
Sensor lineal . . . . .	50
4.7. Integración de componentes y setup Final . . . . .	52
<b>5. Modulación PWM</b> . . . . .	<b>53</b>
5.1. Modulación PWM usada como referencia . . . . .	53
5.2. Modulación PWM aplicada . . . . .	56

5.3.	Pérdidas asociadas al sistema . . . . .	61
5.3.1.	Pérdidas en los semiconductores . . . . .	61
5.3.2.	Pérdidas en el transformador de aislación galvánica . . . . .	62
<b>6.</b>	<b>Topologías y resultados modulación PWM</b>	<b>63</b>
6.1.	SPMC (Single Phase Matrix Converter) . . . . .	63
6.1.1.	Topología . . . . .	63
6.1.2.	Resultados de simulación con parámetros ideales . . . . .	63
6.1.3.	Resultados con parámetros reales . . . . .	64
6.1.4.	Resultados experimentales . . . . .	65
6.2.	SPMC + IT (Isolated Transformer) . . . . .	65
6.2.1.	Topología . . . . .	65
6.2.2.	Resultados de simulación con parámetros ideales . . . . .	66
6.2.3.	Resultados con parámetros reales . . . . .	67
6.2.4.	Resultados experimentales . . . . .	67
6.3.	SPMC + IT + SPMC . . . . .	68
6.3.1.	Topología . . . . .	68
6.3.2.	Resultados de simulación con parámetros ideales . . . . .	69
6.3.3.	Resultados con parámetros reales . . . . .	70
6.3.4.	Resultados experimentales . . . . .	71
6.4.	Considerando dos celdas (SPMC + IT + SPMC) en cascada . . . . .	71
6.4.1.	Topología . . . . .	71
6.4.2.	Resultados de simulación con parámetros ideales . . . . .	71
6.4.3.	Resultados con parámetros reales . . . . .	73
6.4.4.	Resultados experimentales . . . . .	73
6.5.	Considerando tres celdas (SPMC + IT + SPMC) en cascada . . . . .	74
6.5.1.	Topología . . . . .	74
6.5.2.	Resultados de simulación con parámetros ideales . . . . .	75
6.5.3.	Resultados con parámetros reales . . . . .	76
6.5.4.	Resultados de simulación variando la carga . . . . .	77
6.5.5.	Resultados experimentales . . . . .	80
6.6.	Ventajas y desventajas del uso de una FPGA para realizar una modulación . . . . .	80
<b>7.</b>	<b>Control predictivo de corriente basado en modelos</b>	<b>82</b>
7.1.	Principios del control predictivo en convertidores de potencia . . . . .	82
7.2.	Esquema de control propuesto para el sistema . . . . .	82
7.2.1.	Esquema de control . . . . .	83

7.2.2.	Modelo de predicción . . . . .	83
7.2.3.	Función de costos . . . . .	85
7.3.	Resultados . . . . .	87
7.3.1.	Resultados simulación, corriente fija . . . . .	87
	Distorsión armónica . . . . .	88
7.3.2.	Resultados simulación, corriente variable . . . . .	89
	Respuesta dinámica . . . . .	90
7.3.3.	Resultados experimentales, corriente fija . . . . .	90
	Distorsión armónica . . . . .	91
<b>8.</b>	<b>Conclusiones</b>	<b>94</b>
<b>9.</b>	<b>Anexos</b>	<b>96</b>
9.1.	Códigos . . . . .	96
9.1.1.	Módulo divisor de reloj . . . . .	96
9.1.2.	Módulo divisor de reloj . . . . .	96
9.1.3.	Módulo ADC FPGA . . . . .	98
9.1.4.	Módulo detector de fase y envío de vector a aplicar . . . . .	105
9.1.5.	Módulo de protección por sobrevoltaje . . . . .	110
9.1.6.	Módulo decodifica vectores, aplica tiempos muertos y se en- vián disparos a los IGBT's . . . . .	111
9.2.	Códigos control predictivo . . . . .	123
9.3.	Circuitos de tarjetas . . . . .	133
9.3.1.	Tarjeta acondicionadora de señales, DSP . . . . .	133
9.3.2.	Tarjeta sensora de corriente, DSP . . . . .	133
9.3.3.	Tarjeta sensora de voltaje, DSP . . . . .	134
9.3.4.	Tarjeta acondicionadora de señales, FPGA . . . . .	134
9.3.5.	Tarjeta sensora de voltaje, FPGA . . . . .	135
9.3.6.	Tarjeta de protección CLAMP . . . . .	135

## Índice de Figuras

1.	Diagrama del circuito del convertidor propuesto o Single Phase Multi-Modular Matrix Converter (SPMMMC). . . . .	7
2.	Clasificación de los convertidores de potencia. . . . .	8
3.	Diagrama del circuito de un convertidor matricial monofásico (SPMC). . . . .	12
4.	Beneficios del uso del interruptor bidireccional. . . . .	15
5.	Trabajo del interruptor bidireccional en los cuatro cuadrantes. . . . .	16
6.	Cofiguraciones de switches bidireccionales. . . . .	17
7.	Diagrama del circuito de un convertidor matricial monofásico directo. . . . .	20
8.	Diagrama del circuito de un convertidor matricial trifásico directo. . . . .	20
9.	Diagrama del circuito de un convertidor matricial trifásico indirecto. . . . .	21
10.	Diagrama del circuito de un convertidor matricial sparse. . . . .	21
11.	Diseño de la estructura para montar switches, diseño realizado en Inventor Profesional 2013. . . . .	22
12.	Estructuras armadas para montaje experimental. . . . .	23
13.	Esquema de sensado y acondicionado de señales de voltaje y corriente. . . . .	24
14.	Etapas dentro del sensor de voltaje para la DSP. . . . .	25
15.	Etapas dentro del circuito sensor de voltaje para la DSP. . . . .	25
16.	Sensor de voltaje para la DSP usado en el setup experimental. . . . .	26
17.	Etapas dentro del sensor de corriente para la DSP. . . . .	27
18.	Etapas dentro del circuito sensor de corriente para la DSP. . . . .	27
19.	Sensor de corriente para la DSP usado en el setup experimental. . . . .	28
20.	Etapas dentro de la tarjeta acondicionadora de señales de la DSP. . . . .	29
21.	Etapas dentro del circuito de la tarjeta acondicionadora de señales de la DSP. . . . .	29
22.	Tarjeta acondicionadora de señales para la DSP usada en el setup experimental. . . . .	31
23.	Etapas dentro del sensor de voltaje para la FPGA. . . . .	31
24.	Etapas dentro de la tarjeta del sensor de voltaje para la FPGA. . . . .	31
25.	Sensor de voltaje para la FPGA usado en el setup experimental. . . . .	32
26.	Etapas dentro de la tarjeta acondicionadora de señales de la FPGA. . . . .	33
27.	Etapas dentro del circuito de la tarjeta acondicionadora de señales de la FPGA. . . . .	33
28.	Tarjeta acondicionadora para la FPGA usada en el setup experimental. . . . .	34
29.	Etapas dentro de la tarjeta de disparo. . . . .	35
30.	Etapas del circuito de disparo. . . . .	35

31.	Tarjeta de disparo usada en el setup experimental . . . . .	36
32.	Etapas dentro del switch de potencia. . . . .	37
33.	Etapas del circuito del switch de potencia. . . . .	37
34.	Tarjeta del switch de potencia usada en el setup experimental. . . . .	39
35.	Esquema de programación interna DSP-FPGA. . . . .	40
36.	Gráfico en el tiempo del código de la DSP con interrupciones de la FPGA. . . . .	43
37.	Gráfico lineal de tendencia sensor de voltaje DSP. . . . .	44
38.	Gráfico lineal de tendencia sensor de corriente DSP. . . . .	45
39.	Gráfico lineal de tendencia sensor de voltaje FPGA. . . . .	45
40.	Gráfico lineal de tendencia circuito CLAMP FPGA. . . . .	46
41.	Etapas dentro de la tarjeta CLAMP. . . . .	49
42.	Etapas dentro del circuito CLAMP. . . . .	50
43.	Tarjeta del circuito CLAMP usada en el setup experimental. . . . .	51
44.	Setup experimental del convertidor matricial multimodular monofásico.	52
45.	Isolated Matrix-Type Y-Rectifier (IMY-Rectifier). . . . .	53
46.	Operación de una celda monofásica del rectificador IMY. (a) Topo- logía básica y nomenclatura usada para el convertidor matricial. (b) Operación cuando el voltaje en la entrada está en su mitad de ci- clo positivo $u_{C,i} > 0$ : Los switches destacados con el círculo gris se mantienen encendidos durante toda la mitad de ciclo positivo. (c) Operación cuando el voltaje en la entrada está en su mitad de ci- clo negativo $u_{C,i} < 0$ : Los switches destacados con el círculo gris se mantienen encendidos durante toda la mitad de ciclo negativo. . . . .	54
47.	Voltajes y señales de switcheo obtenidos mediante simulación obteni- dos de un ciclo del voltaje de entrada. . . . .	55
48.	Formación del voltaje de salida del convertidor aplicando la modulación.	56
49.	Voltajes y señales del convertidor aplicando la modulación. . . . .	57
50.	Esquema del sistema, aplicando una modulación. . . . .	58
51.	Señales de fases y disparos del módulo 1. . . . .	59
52.	Señales de fases y disparos del módulo 2. . . . .	61
53.	Pérdidas por conducción en los IGBT's usados en la implementación experimental. . . . .	62
54.	Circuito usado para determinar pérdidas en el transformador de ais- lación galvánica. . . . .	62
55.	Resultados de las pérdidas asociadas al transformador de aislación galvánica, voltaje de entrada 35Vrms (49.49Vpp). . . . .	63

56.	Diagrama del circuito de un convertidor matricial monofásico (SPMC).	64
57.	Resultados de simulación de convertidor SPMC con parámetros ideales.	64
58.	Resultados de simulación de convertidor SPMC con parámetros reales (inductancias parásitas).	65
59.	Resultados experimentales del convertidor SPMC + LOAD, 49Vpp entrada, carga de $20\Omega$ y un inductor de 10mH.	66
60.	Diagrama del circuito de un convertidor matricial monofásico directo.	66
61.	Resultados de simulación del convertidor SPMC + IT con parámetros ideales.	67
62.	Resultados de simulación del convertidor SPMC + IT con parámetros reales.	68
63.	Resultados experimentales del convertidor SPMC + IT + LOAD, 49Vpp entrada, carga de $20\Omega$ y un inductor de 10mH.	68
64.	Diagrama del circuito de dos convertidores matriciales monofásicos, conectados por medio de un transformador de aislación y una carga.	69
65.	Resultados de simulación del convertidor SPMC + IT + SPMC con parámetros ideales.	69
66.	Resultados de simulación del convertidor SPMC + IT + SPMC con parámetros reales (inductancias parásitas).	70
67.	Resultados Experimentales del convertidor SPMC + IT + SPMC, 99Vpp entrada, carga de $20\Omega$ y un inductor de 10mH.	71
68.	Diagrama del circuito de una serie de convertidores matriciales monofásicos en cascada, conectados por medio de un transformador de aislación que están interconectando una fuente con una carga o Single Phase Multi-Modular Matrix Converter (SPMMMC).	72
69.	Resultados de simulación del convertidor considerando dos celdas (SPMC + IT + SPMC) en cascada, considerando parámetros ideales.	72
70.	Resultados de simulación del convertidor considerando dos celdas (SPMC + IT + SPMC) en cascada, considerando parámetros reales.	73
71.	Resultados experimentales del convertidor considerando dos celdas (SPMC + IT + SPMC) en cascada, 99Vpp entrada, carga de $20\Omega$ y un inductor de 10mH.	74
72.	Diagrama del circuito de una serie de convertidores matriciales monofásicos en cascada, conectados por medio de un transformador de aislación que están interconectando una fuente con una carga o Single Phase Multi-Modular Matrix Converter (SPMMMC).	75



73.	Resultados de simulación del convertidor considerando tres celdas (SPMC + IT + SPMC) en cascada, con parámetros ideales. . . . .	76
74.	Resultados de simulación del convertidor considerando tres celdas (SPMC + IT + SPMC) en cascada, con parámetros reales. . . . .	76
75.	Voltajes de entrada del convertidor, usando las distintas cargas. . . . .	77
76.	Voltajes en el transformador de aislación, usando las distintas cargas. . . . .	78
77.	Voltajes de salida del convertidor, usando las distintas cargas. . . . .	78
78.	Corrientes de salida del convertidor, usando las distintas cargas. . . . .	79
79.	Resultados Experimentales del convertidor considerando tres celdas (SPMC + IT + SPMC) en cascada, 113Vpp entrada, carga de $20\Omega$ y un inductor de 10mH. . . . .	80
80.	Esquema del sistema, usando modulación y control predictivo de corriente. . . . .	84
81.	Diagrama de flujo de la secuencia del control predictivo. . . . .	86
82.	Resultados corriente fija, referencia 5A, voltaje de entrada 220V. . . . .	88
83.	Espectro armónico de la corriente de salida, respuesta corriente fija. . . . .	88
84.	Espectro armónico del voltaje de salida, respuesta corriente fija. . . . .	89
85.	Resultados Corriente Variable, Referencia 2.5A-5A, Voltaje de entrada 220V. . . . .	90
86.	Resultados de corriente, seguimiento de la referencia respuesta dinámica. 2.5A-5A, Voltaje de entrada 220V. . . . .	91
87.	Resultados Corriente Fija, Referencia 5A, Voltaje de entrada 98Vpp. . . . .	92
88.	Espectro armónico del voltaje de entrada, respuesta experimental corriente fija. . . . .	92
89.	Espectro armónico del voltaje de salida del transformador, respuesta experimental corriente fija. . . . .	93
90.	Espectro armónico de la corriente de salida, respuesta experimental corriente fija. . . . .	93
91.	Circuito electrónico de la tarjeta acondicionadora de señales, válida para una señal. . . . .	133
92.	Circuito electrónico de la tarjeta sensora de corriente, válida para una señal. . . . .	133
93.	Circuito electrónico de la tarjeta sensora de voltaje, válida para una señal. . . . .	134
94.	Circuito electrónico de la tarjeta acondicionadora de señales, válida para señal del circuito CLAMP y de sensor de voltaje FPGA. . . . .	134

95. Circuito electrónico de la tarjeta sensora de voltaje, válida para una señal. . . . . 135
96. Circuito electrónico de la tarjeta de protección CLAMP. . . . . 135

## Índice de Tablas

1.	Listado de técnicas de modulación y control. . . . .	10
2.	Resumen de estados para módulo 1 aplicando condiciones y restricciones. . . . .	58
3.	Resumen de estados para módulo 2 aplicando condiciones y restricciones. . . . .	60
4.	Resumen de estados para un SPMC. . . . .	83
5.	Parámetros simulación corriente fija. . . . .	87
6.	Parámetros simulación corriente variable. . . . .	89
7.	Parámetros experimentales corriente fija. . . . .	91

# Nomenclatura

$i_{A1}$	Corriente de salida de la fuente.
$v_{SA1}$	Voltaje de salida de la fuente.
$V_{A1}$	Voltaje condensador de entrada.
$i_{a1}$	Corriente en el primario del transformador.
$i_{a2}$	Corriente en el secundario del transformador.
$V_t$	Voltaje en el transformador de aislación.
$i_{A2}$ ó $i_o$	Corriente que pasa a través de la carga.
$V_{A2}$ ó $V_o$	Voltaje en la carga.
$L$	Inductancia de carga.
$R$	Resistencia de carga.
$T_s$	Tiempo de muestreo.
$i_{ref}$	Corriente de referencia.
$i_{mens}$	Corriente medido en la carga.
$f_i$	Frecuencia de la fuente de poder.
$f_s$	Frecuencia de muestreo.
$f_s$	Frecuencia se salida.
$v_R$	Voltaje en la resistencia.
$v_L$	Voltaje en el inductor.

## Abreviaciones

VSI	Inversor fuente de voltaje (Voltage Source Inverter).
DSP	Procesador digital de señales (Digital Signal Processor).
LCEEP	Laboratorio de Conversión de Energías y Electrónica de Potencia.
SVM	Modulación por vectores espaciales (Space Vector Modulation).
DTF	Función de transferencia directa (Directed Transfer Function).
IGBT	Transistor bipolar de compuerta aislada (Insulated-Gate Bipolar Transistor).
PWM	Modulación por ancho de pulso sinusoidal (Sinusoidal Pulse Width Modulation).
FPGA	Arreglo de compuertas lógicas programables (Field Programmable Gate Array).
AC	Corriente alterna (Alternate Current).
DC	Corriente continua (Direct Current).
SPM MMC	Convertidor matricial multi-modular monofásico (Single Phase Multi-Modular Matrix Converter).
IEEE	Instituto de ingenieros eléctricos y electrónicos (Institute of Electrical and Electronics Engineers).
MC	Convertidor matricial (Matrix Converter).
MPC	Control predictivo basado en modelos (Model Predictive Control).
DMC	Convertidor matricial directo (Direct Matrix Converter).
IMC	Convertidor matricial indirecto (Indirect Matrix Converter).
SPMC	Convertidor matricial monofásico (Single Phase Matrix Converter).
THD	Distorsión armónica total (Total Armonic Distortion).
CAD	Diseño asistido por computadora (Computer Aided Design).
TTL	Lógica transistor a transistor (Transistor Transistor Logic).
LED	Diodo emisor de luz (Light Emitting Diode).
ADC	Conversor análogo a digital (Analog to Digital Converter).
RMS	Valor cuadrático medio (Root Mean Square).