

# Índice general

<b>Resumen</b>	<b>III</b>
<b>AGRADECIMIENTOS</b>	<b>V</b>
<b>1. Introducción</b>	<b>1</b>
1.1. Introducción general . . . . .	1
1.1.1. Contexto . . . . .	1
1.1.2. Problemática . . . . .	2
1.2. Estado del arte . . . . .	4
1.3. Hipótesis de trabajo . . . . .	6
1.4. Objetivos . . . . .	6
1.4.1. Objetivo general . . . . .	6
1.4.2. Objetivos específicos . . . . .	6
1.5. Alcances y limitaciones . . . . .	6
1.6. Metodología . . . . .	7
<b>2. Plataformas de prototipado rápido de control</b>	<b>9</b>
2.1. Introducción . . . . .	9
2.2. Prototipado rápido de control . . . . .	9
2.2.1. Model-Based Design (MBD) . . . . .	11
2.2.2. Simulación en tiempo real (RTS) . . . . .	12
2.2.2.1. Hardware-In-The-Loop(HIL) . . . . .	14
2.2.2.2. Controller-Hardware-in-the-Loop (CHIL) . . . . .	15
2.2.2.3. Rapid-Control-Prototyping (RCP) . . . . .	15
2.3. Plataformas comerciales . . . . .	16
2.3.1. Características . . . . .	17
2.4. Discusión final . . . . .	17
<b>3. Plataforma propuesta</b>	<b>20</b>
3.1. Introducción . . . . .	20
3.2. Requerimientos de compatibilidad . . . . .	20
3.3. Requerimientos de seguridad . . . . .	21

---

3.4.	Escalabilidad . . . . .	21
3.5.	Requerimientos mecánicos . . . . .	21
3.5.1.	Modularidad . . . . .	21
3.5.2.	Flexibilidad . . . . .	22
3.6.	Requerimientos electrónicos . . . . .	22
3.6.1.	Controlador . . . . .	22
3.6.2.	Puertos de entrada y salida . . . . .	24
3.6.3.	Modularidad en entradas y salidas . . . . .	24
3.6.4.	Entradas analógicas . . . . .	24
3.6.4.1.	Entradas y salidas digitales . . . . .	25
3.7.	Resumen de los requerimientos del sistema . . . . .	26
3.8.	Discusión final . . . . .	27
<b>4.</b>	<b>Diseño electrónico</b> . . . . .	<b>28</b>
4.1.	Introducción . . . . .	28
4.2.	Mapeo de pines . . . . .	28
4.2.1.	Características de la plataforma . . . . .	29
4.3.	Entradas analógicas . . . . .	30
4.3.1.	Diseño . . . . .	30
4.3.2.	Simulación . . . . .	35
4.3.3.	Selección del amplificador operacional . . . . .	36
4.3.4.	Selección de componentes . . . . .	39
4.3.5.	Validación . . . . .	40
4.4.	Entradas y salidas digitales . . . . .	48
4.4.1.	Simulación entradas y salidas digitales . . . . .	49
4.4.2.	Selección de componentes . . . . .	51
4.5.	Estimación teórica del consumo de potencia . . . . .	52
4.5.1.	Controladores . . . . .	52
4.5.2.	Entradas analógicas . . . . .	54
4.5.3.	Entradas digitales ópticas . . . . .	55
4.5.4.	Salidas digitales ópticas . . . . .	56
4.5.5.	Entrada/salida digital no óptica . . . . .	56
4.5.6.	Potencia Total . . . . .	57
4.5.7.	Selección de fuente de poder . . . . .	57
<b>5.</b>	<b>Diseño mecánico</b> . . . . .	<b>59</b>
5.1.	Introducción . . . . .	59
5.1.1.	Subrack Europac PRO . . . . .	59
5.2.	Distribución espacial . . . . .	62
5.3.	Modularidad y flexibilidad . . . . .	64
5.3.1.	Entradas y salidas . . . . .	65
5.4.	Estándar de conexiones y conectores . . . . .	66

5.4.1.	Conexión entre los controladores y la placa madre . . . . .	67
5.4.2.	Conexión Backplane - Placa madre . . . . .	67
5.4.3.	Conexión entre el acondicionamiento agrupado y la placa madre	68
5.4.4.	Conexión acondicionador distribuido y su BackPlane . . . . .	69
5.4.5.	Conexión entre BackPlane del acondicionamiento de Señales Distribuido (ASD) y placa madre . . . . .	70
5.4.6.	Panel frontal (FrontPanel) . . . . .	71
5.4.7.	Panel trasero (BackPanel) . . . . .	72
5.4.8.	Panorama general . . . . .	73
5.5.	Inserción y extracción de placas de acondicionamiento de señales distribuidas . . . . .	73
5.6.	Dimensionamiento de placas . . . . .	74
5.7.	Sujeción de los BackPlane y FrontPanel . . . . .	76
<b>6.</b>	<b>Diseño placas de circuito impreso</b>	<b>78</b>
6.1.	Introducción . . . . .	78
6.2.	Placa Madre . . . . .	78
6.2.1.	Controlador . . . . .	80
6.2.2.	Acondicionamiento de señales agrupado analógico . . . . .	80
6.2.3.	Entradas analógicas . . . . .	84
6.2.4.	Acondicionamiento de señales agrupado digital . . . . .	85
6.2.5.	Entradas y salidas digitales . . . . .	85
6.2.6.	Panel frontal . . . . .	87
6.2.7.	Backplane . . . . .	87
6.2.8.	PCB . . . . .	90
6.2.9.	Modelo 3D . . . . .	90
6.3.	Backplane placa madre . . . . .	92
6.4.	BackPlane de los acondicionamientos distribuidos . . . . .	94
6.5.	Módulos de acondicionamientos de señales distribuidos (ASD) . . . . .	97
6.5.1.	Entradas analógicas . . . . .	97
6.5.2.	I/O digital con RJ45 . . . . .	99
6.5.3.	Salida digital óptica . . . . .	100
6.5.4.	Entrada digital óptica . . . . .	102
6.6.	Placas puente para ASA . . . . .	102
<b>7.</b>	<b>Modelo 3D de la plataforma</b>	<b>108</b>
7.1.	Introducción . . . . .	108
7.2.	Base mecánica de la plataforma . . . . .	109
7.3.	BackPlane placa madre y acondicionamientos distribuidos . . . . .	110
7.4.	Placa Madre . . . . .	111
7.5.	Paneles frontales . . . . .	112
7.6.	Conectores ASA con Snap fit . . . . .	115

---

7.7. Panel trasero . . . . .	118
7.8. Cableado . . . . .	119
7.9. Modelo 3D . . . . .	119
<b>8. Conclusiones</b>	<b>122</b>
8.1. Sumario . . . . .	122
8.2. Conclusiones . . . . .	123
8.3. Trabajo futuro . . . . .	124
<b>Referencias</b>	<b>125</b>
<b>Apéndices</b>	<b>130</b>
<b>A. PinMap</b>	<b>130</b>
<b>B. Planimetría</b>	<b>134</b>

# Índice de tablas

2.1. Tabla comparativa de las plataformas del mercado. . . . .	18
3.1. Requerimientos de señales analógicas . . . . .	25
3.2. Requerimientos de entradas digitales . . . . .	26
3.3. Requerimientos de salidas digitales . . . . .	26
4.1. Requerimientos de voltaje de entrada y salida. . . . .	31
4.2. Valores calculados para la opción 1. . . . .	33
4.3. Valores calculados para la opción 2. . . . .	35
4.4. Tabla comparativa con las principales características de frecuencia de ambas opciones. . . . .	38
4.5. Amplificadores operacionales candidatos y sus principales características. . . . .	40
4.6. Datos de frecuencia obtenido al simular cada amplificador. . . . .	40
4.7. Add caption . . . . .	41
4.8. Comparación de datos teóricos y experimentales. . . . .	46
5.1. Medidas de profundidad del rack. . . . .	62
5.2. Tabla resumen de conectores seleccionados. . . . .	75
5.3. Medidas máximas de las placas PCB. . . . .	76
A0.1.Mapeo de pines analógicos. . . . .	131
A0.2.Mapeo de pines de entrada y salida digitales. . . . .	132
A0.3.Mapeo de pines de comunicaciones. . . . .	133

# Índice de figuras

1.1. Vista 3D de la plataforma desarrollada. . . . .	3
2.1. Esquema del ciclo de vida del desarrollo de sistemas. . . . .	10
2.2. Esquema del V-model tradicional . . . . .	11
2.3. Ilustración de simulación en tiempo real y offline.(a)Real-time. (b)Non-real-time. . . . .	13
2.4. Clasificación de las simulaciones en tiempo real. . . . .	14
2.5. Esquema general de Hardware-In-The-Loop, . . . . .	15
2.6. Esquema de controller Hardware-In-The-Loop . . . . .	16
3.1. Imagen referencial del subrack EuropacPRO utilizado en la plataforma.	22
3.2. Imagen referencial de C2000 Delfino MCU F28379D LaunchPad™ development kit. . . . .	23
3.3. Imagen referencial de F28379D controlCARD for C2000 Real time control development kits. . . . .	23
3.4. Imagen referencial de conector SMA edge. . . . .	24
3.5. Imagen referencial de conector de fibra óptica. . . . .	25
4.1. Esquema de la opción 1 de acondicionamiento a evaluar. . . . .	32
4.2. Esquema de la opción 2 de acondicionamiento a evaluar. . . . .	33
4.3. Esquema de la simulación en LTspice XVII para la opción 1. . . . .	36
4.4. Diagrama de BODE a partir de la simulación de la opción 1. . . . .	37
4.5. Esquema de la simulación en LTspice XVII para la opción 2. . . . .	37
4.6. Diagrama de BODE a partir de la simulación de la opción 2. . . . .	38
4.7. Escalamiento con opción 1 y opción 2. . . . .	39
4.8. Diagrama de Bode del amplificador OPA1692IDR con la configuración seleccionada. . . . .	41
4.9. Setup utilizado para realizar las validaciones. (a)Multímetro digital UT60A (b)Osciloscopio Rigol MSO5074 (c)Fuente de poder MPL-3303 (d)Circuito testeado . . . . .	42
4.10. Resultado prueba de circuito de entradas analógicas en escalamiento de señal. . . . .	43

4.11. Pruebas funcionamiento límites del escalamiento (a)Entrada continua de 10 V (b)Entrada continua de $-10$ V . . . . .	44
4.12. Pruebas funcionamiento fuera de los límites de escalamiento (a)Entrada continua de 13 V (b)Entrada continua de $-13$ V . . . . .	45
4.13. Diagrama de Bode del circuito acondicionador de entradas analógicas.	46
4.14. Gráfico del diagrama del Bode obtenido a partir de los datos del osciloscopio. (a)Gráfico de Ganancia. (b)Gráfico de fase . . . . .	47
4.15. Diagrama en bloques del diseño propuesto para entradas y salidas digitales . . . . .	48
4.16. Diagrama circuital del Level Shifter Bidireccional para entradas y salidas digitales . . . . .	49
4.17. Esquemático de la simulación del circuito Level Shifter para entradas.	49
4.18. Esquemático de la simulación del circuito Level Shifter para salidas. .	50
4.19. Simulación voltaje de entrada y voltaje de salida en el level shifter para una Entrada. . . . .	51
4.20. Simulación voltaje de entrada y voltaje de salida en el level shifter para una salida. . . . .	52
4.21. Diagrama de Bode del level shifter . . . . .	53
4.22. Información de consumo de corriente del controlador. . . . .	54
4.23. Condiciones de operación recomendadas para el microcontrolador. . .	55
5.1. Diferentes vistas del modelo 3D del rack EuropacPro. . . . .	60
5.2. Plano de las diferentes medidas de profundidad del rack. . . . .	61
5.3. Imagen referencial de los Guide Rails. . . . .	62
5.4. Esquema de la distribución física de las placas de la plataforma dentro del rack EuropackPro. . . . .	63
5.5. Esquema general de la plataforma modular. . . . .	64
5.6. Esquema de la modularidad del acondicionamiento de las señales de entrada y salida de la plataforma. . . . .	65
5.7. Esquema simplificado de conexionado de la plataforma. . . . .	66
5.8. Conectores seleccionados para la conexiones placa madre-controlador (a)HSEC8-160-01-L-DV-A-BL (b)HSEC8-130-01-L-DV-A (c)TSM-110-02-T-DV . . . . .	68
5.9. Imagen de BackPlane referencial. . . . .	69
5.10. Conectores seleccionados (a)Conexión Placa madre - backPlane conector 5-5530843-0 (b)BackPlane - fuente de alimentación conector 640445-4 . . . . .	70
5.11. Conector Amphenol ICC (FCI) 10061913-111PLF seleccionado para la conexión entre en Acondicionamiento de señales agrupado (ASA) y la placa madre. . . . .	70
5.12. Conector CardEdge 5650263-1 seleccionado para la conexión entre en Acondicionamiento de señales distribuido (ASD) y su BackPlane. . .	71

5.13. Esquema de los acondicionamientos distribuidos y su BackPlane. . . . .	72
5.14. Conectores seleccionados para la conexión entre placa madre-ASD (a)IDC AWP 40-7540-T (b)Cable Plano AWG28 (c)Header 302-S401 . . . . .	73
5.15. Esquema de la plataforma con conectores. . . . .	74
5.16. Diferentes vistas del Snap Fit diseñado. . . . .	75
5.17. Sistema de sujeción mecánico para backPlane. . . . .	76
5.18. Detalle de los Threaded Strip. . . . .	77
5.19. Imagen del tornillo M2.5x11mm seleccionado para sujetar las backPlane y los Front y back Panels. . . . .	77
6.1. Esquemático en bloques de la placa madre. . . . .	79
6.2. Acercamiento al bloque de los microcontroladores de la placa madre. . . . .	81
6.3. Esquemático del bloque de los microcontroladores. . . . .	82
6.4. Acondicionamiento ASA analógico. (a)Interfaz para las primeras 16 señales. (b)Interfaz para las 8 señales restantes. . . . .	83
6.5. Esquemático del bloque de los acondicionamiento de señales agrupados analógicos. . . . .	84
6.6. Esquemático del conector IDC de entradas analógicas. . . . .	85
6.7. Acercamiento del esquemático en bloques a la parte de acondicionamiento de señales agrupado y se entrada/salida de señales digitales. . . . .	86
6.8. Esquemático del acondicionamiento de señales agrupado digital. . . . .	87
6.9. Esquemático del conector IDC de entradas y salidas digitales. . . . .	88
6.10. Acercamiento al bloque de panel frontal. . . . .	88
6.11. Esquemático del panel frontal . . . . .	89
6.12. Acercamiento al bloque de Backplane. . . . .	90
6.13. Esquemático de Backplane. . . . .	90
6.14. PCB de la placa madre. . . . .	91
6.15. Modelo 3D de la placa madre. . . . .	91
6.16. Esquemático BackPlane de la placa madre. . . . .	92
6.17. PCB de la placa madre. (a)Top. (b)Bottom . . . . .	93
6.18. Modelo 3D de backplane de la placa madre. (a)Vista isométrica mostrando cara top. (b) Vista isométrica mostrando cara bottom. . . . .	93
6.19. Esquemático BackPlane acondicionamientos distribuidos. . . . .	95
6.20. PCB BackPlane ASD. (a)Top. (b)Bottom . . . . .	96
6.21. Diferentes vistas del modelo 3D del backplane ASD. (a)Vista isométrica mostrando cara top. (b) Vista isométrica mostrando cara bottom. . . . .	96
6.22. Esquemático de la placa para el acondicionador análogo. . . . .	98
6.23. Diferentes vistas del modelo 3D del rack EuropacPro. . . . .	98
6.24. PCB del acondicionador análogo. . . . .	99
6.25. Esquemático del acondicionador para entradas y salidas digitales con conector RJ45. . . . .	100



6.26. PCB acondicionador entrada y salida con conector RJ45. . . . .	101
6.27. Modelo 3D acondicionador entrada y salida con conector RJ45. . . . .	101
6.28. Esquemático de la placa para el acondicionador para salida con conector óptico. . . . .	102
6.29. PCB acondicionador para salida con conector óptico. . . . .	103
6.30. Modelo 3D acondicionador para salida con conector óptico. . . . .	103
6.31. Esquemático de la placa para el acondicionador análogo. . . . .	104
6.32. PCB acondicionador para salida con conector óptico. . . . .	105
6.33. Esquemático de la placa para el acondicionador análogo. . . . .	105
6.34. Esquemático del puente realizado. . . . .	106
6.35. Diferentes vistas de las placas de PCB del puente ASA. (a)Top. (b)Bottom. . . . .	106
6.36. Modelo 3D del puente. . . . .	107
7.1. Diferentes vistas del Subrack de la plataforma. (a)Pack standar Europac pro. (b)Subrack con barras de soporte extra. . . . .	109
7.2. Diferentes vistas de la plataforma mostrando en lugar de los BackPlane. (a)Vista isométrica. (b)Vista trasera. (c)Acercamiento a la instalación de los BackPlane con sus respectivos tornillos. . . . .	110
7.3. Configuración de muestra de la Placa Madre con 3 placas puente y ControCard. (a)Vista isométrica A. (b)Vista isométrica B. . . . .	111
7.4. Diferentes vistas de la plataforma mostrando la inserción de la Placa Madre. (a)Vista isométrica. (b)Vista frontal. . . . .	112
7.5. Tipos de Paneles frontales (a)Panel de potencia. (b)Panel de Placa Madre. (c)Panel de conectores ASD. . . . .	113
7.6. Vista isométrica de la plataforma mostrando los paneles frontales montados. . . . .	114
7.7. Tipos de conectores ASA con Snap fits de montaje. (a)Entrada analógica. (b)Entrada/salida digital. (c)Entrada digital óptica. (d)Entrada digital óptica. . . . .	116
7.8. Vista isométrica de la plataforma mostrando los conectores ASA montados. . . . .	117
7.9. Vista isométrica del Panel trasero. . . . .	118
7.10. Diferentes vistas de la plataforma con el Panel trasero montado. (a)Vista isométrica frontal. (b)Vista isométrica trasera. . . . .	119
7.11. Diferentes vistas mostrando el cableado dentro de la plataforma. (a)Vista isométrica frontal. (b)Vista isométrica trasera. (c)Vista lateral. . . . .	120
7.12. Diferentes vistas del modelo 3D ensamblado de la plataforma. . . . .	121